

⑬ 日本国特許庁 (JP)
⑭ 公開特許公報 (A)

① 特許出願公開
昭59—996

⑤ Int. Cl.³
H 05 K 3/46
1/03
1/18

識別記号

庁内整理番号
6465—5F
7216—5F
6810—5F

④ 公開 昭和59年(1984)1月6日

発明の数 1
審査請求 未請求

(全 6 頁)

⑤ 基板の接続構造

① 特 願 昭57—108478
② 出 願 昭57(1982)6月25日
③ 発 明 者 曾我太佐男
日立市幸町3丁目1番1号株式
会社日立製作所日立研究所内
④ 発 明 者 鈴木菅也
日立市幸町3丁目1番1号株式
会社日立製作所日立研究所内

⑤ 発 明 者 沢島守
日立市幸町3丁目1番1号株式
会社日立製作所日立研究所内
⑥ 発 明 者 九嶋忠雄
日立市幸町3丁目1番1号株式
会社日立製作所日立研究所内
⑦ 出 願 人 株式会社日立製作所
東京都千代田区丸の内1丁目5
番1号
⑧ 代 理 人 弁理士 高橋明夫

明 細 書

発明の名称 基板の接続構造

特許請求の範囲

1. 一方の基板の主表面に配置される多数個の一方の電極端子と、上記一方の基板より大きい熱膨張係数を有する他方の基板の主表面に配置される多数個の他方の電極端子とが、それぞれ対応するように金属材料によつて接続されるものに於いて、上記一方の基板と上記他方の基板との間に、上記一方の基板の熱膨張係数より大きくかつ上記他方の基板の熱膨張係数より小さい熱膨張係数を有する中継基板を設け、該中継基板に形成される多数個のスルーホールを介して、上記一方の電極端子と上記他方の電極端子とが接続されることを特徴とする基板の接続構造。

2. 特許請求の範囲第1項に於いて、上記中継基板の表面積は、上記一方の基板の表面積より大きいことを特徴とする基板の接続構造。

3. 特許請求の範囲第1項または第2項に於いて、上記一方の基板はS1チップであり、上記他方の

基板は多層プリント基板であり、上記中継基板は Al_2O_3 系基板であることを特徴とする基板の接続構造。

4. 特許請求の範囲第1項または第2項に於いて、上記一方の基板はS1チップであり、上記他方の基板は Al_2O_3 系基板であり、上記中継基板はS1C基板であることを特徴とする基板の接続構造。

発明の詳細な説明

本発明は基板の接続構造に係り、特に高密度で高信頼性に好適な基板の接続構造に関する。

従来の高密度マルチチップ実装として、例えば特公昭43-28735号に示される様なS1チップに多数個形成された電極とそれを支持する一方の回路基板の端子部とをはんだで直接接合するCCB法が知られている。この実装法の問題点はS1チップと支持体との間に熱膨張係数の差に起因する熱歪が生じ、この熱歪を接続部のはんだが緩和するため、はんだは次第に疲労して破断に至ることである。このため、S1チップと熱膨張係数が大きく異なる回路基板のはんだが容易に熱疲労する

ため使用できない。

第1図(a)、(b)は従来例を示し、1はSiチップ、2ははんだパンプ、3は Al_2O_3 多層板、4は Al_2O_3 多層板の内層のWペースト導体、5はWペースト導体にNiめつきを2~3 μm 施した表面配線導体、13はスルーホール導体、18は多層プリント基板、6はCu箔リードを示す。第1図(a)はSiチップ1と Al_2O_3 多層基板3とをCCB接合した一般的なCCB実装構造である。Siと Al_2O_3 との熱膨張係数の差から、10年以上の寿命を保証するには最外周のはんだパンプ間距離dは約5mmまでしか、許されていない。また Al_2O_3 多層配線基板3の内部配線導体4は Al_2O_3 グリーンシートと同時に高温で焼成しなければならない関係上、WもしくはMoペースト導体しか使用できないため誘電率が8~10と高く、高速計算に支障をきたしている。他方、第1図(b)に示すごとく、第1図(a)の Al_2O_3 多層基板の代わりに誘電率の低い多層プリント18板を用いると、Cu6導体と有機絶縁層でできているため、誘電

率は250 μm である。

第3図(a)、(b)はそれぞれグリーンシート12にパンチングで穴明けした断面図と平面図を示す。Siチップのほぼ全面には250 μm ピッチではんだパンプが形成されている。従つて、中継基板のグリーンシートの穴はスルーホールとするため、同様に焼成された時点で250 μm ピッチで形成される。

スルーホール電極14は第4図(a)に示す様にスルーホール13の内側にホトレジストと化学めつき法によりCu19導体を形成し、はんだ電極41を設けることにより形成される。ここではんだ電極41はSiチップ1のCCBはんだパンプ組成と同じくPb-5wt%Snである。尚、スルーホール導体14は第4図(b)に示す様に既に焼結された Al_2O_3 基板にAg、Cuペースト20を印刷法によつてスルーホール13に充填した後、低温で焼結して、浸漬はんだめつき42を施したものであつてもよい。スルーホール導体の抵抗値は小さいため、Ag、Cuペーストでも実装した場

特開昭59-996(2)

率は3.5~4.5と低く、高速計算は可能になり上記(a)の欠点は改善される。しかし、多層プリント板(ガラスエポキシ)の熱膨張係数は $10 \sim 12 \times 10^{-6} / ^\circ C$ と高いため、Si($2.5 \times 10^{-6} / ^\circ C$)との熱膨張係数の差が大きくなり、はんだパンプは容易に熱疲労し破壊する欠点がある。

本発明の目的は上記欠点を除去し、熱膨張係数が異なる基板構造において、実装密度及び信頼性は従来並みに維持し、熱歪を緩和する構造を提供することにある。

上記目的を達成する本発明の特徴とするところは、一対の基板間に両者の中間の熱膨張係数を持つ中継基板を設け、中継基板のスルーホールを介して一対の基板の電極端子間を接続することにある。

以下本発明を図面を用いて詳細に説明する。

(実施例1)

第2図は中継基板となる Al_2O_3 基板の製造工程を示す図である。焼結された中継基板の厚さは0.5mm、スルーホール直径は150 μm 、ピッチ

合に計算速度に影響を与えない。

第5図(a)は各基板の接続前の状態、第5図(b)は接続後の状態を示し、1はSiチップ、2はPb-5wt%Sn組成のはんだ、15は中継基板である Al_2O_3 基板、16はPb-60wt%Sn組成のはんだ、17ははんだレジスト膜、18はガラスエポキシとCu箔より成る多層プリント基板である。ここでSiチップ1の熱膨張係数 α_{Si} は約 $2.5 \times 10^{-6} / ^\circ C$ 、 Al_2O_3 基板15の熱膨張係数 $\alpha_{Al_2O_3}$ は約 $7.5 \times 10^{-6} / ^\circ C$ 、多層プリント基板18の熱膨張係数は約 $12 \times 10^{-6} / ^\circ C$ である。

まずSiチップ1上のPb-5wt%Snのはんだパンプと Al_2O_3 基板15をロジン系フラックスを用いて、最高33 $^{\circ}C$ の温度で接続後、トリクレン、アセトンでフラックスを洗浄する。一方、多層プリント基板18上の表面層には250 μm のピッチで形成されたCu箔電極上にPb-60wt%Sn組成のはんだめつき16(もしくはペースト)を施し、ボンディングし易くするため平坦に保つた状態にしておく、もしくは再溶解してはんだ中に

含まれているガスを放出させると同時に基板の電極上に半球状のはんだ15を形成する。先に接合したS1チップ1と Al_2O_3 基板15は多層プリント基板18に位置決め後、220℃の雰囲気炉で接続する。この時S1チップ1と Al_2O_3 基板15とを接続したはんだ(Pb-5wt%Sn)は融点が約300℃のため、溶融しない。

第6図は本実施例に於ける耐熱疲労性を示すために、動作中のS1チップ1の最大温度75℃と室温との温度履歴を1日1回のサイクルで受けたとき10年間の寿命を保证する最外周のバンプ間距離 d を示したものである。

はんだバンプの熱疲労寿命(Nf)は次式によって求められる。

$$Nf = \frac{A}{d r^2} \quad \dots\dots(1)$$

$$d r_1 = \frac{d (\alpha Al_2O_3 - \alpha S1) \Delta T}{h_1} \quad \dots\dots(2)$$

$$d r_2 = \frac{d (\alpha PB - \alpha Al_2O_3) \Delta T}{h_2} \quad \dots\dots(3)$$

はんだバンプの熱疲労寿命(Nf)は式(1)に示

大型チップには使えない構造である。

一方、本実施例に於いては、S1チップ1と多層プリント基板18の間に、熱膨張係数が両者の間である Al_2O_3 基板15($\alpha S1 < \alpha Al_2O_3 < \alpha PB$)を設けているので、はんだの熱疲労が少なく、熱歪は Al_2O_3 基板15によつて緩和される。従つて、S1チップの最外周バンプ間距離(d)は表1に示すように5mmまで可能となり、S1チップの大型化が実現できる。

さらに、S1チップ1と多層プリント基板18とは Al_2O_3 基板15のスルーホールを介してCCB接続されているので、実装密度が低下することもない。

また、多層プリント基板18は Al_2O_3 基板と比較して、高密度化が容易で、かつ低コストであり、さらに誘電率が低いため、計算スピードに優れている。

また、本実施例の場合の多層プリント基板18はガラスエポキシ材であつたが、さらにシリカ等のファイバーを入れて低膨張化することが可能であ

特開昭59-996(3)

す様に、せん断歪(r)の2乗に反比例することが知られている。せん断歪(r)は式(2)、(3)に示す様に最外周のバンプ間距離(d)、はんだ高さ(h)、接続される基板間の熱膨張係数の差($\Delta\alpha$)及び形状係数 k 等で決まる。せん断歪(r)はS1チップ1と中継基板15間においては式(2)、中継基板15と多層プリント板18(PB)間においては式(3)で与えられる。

表 1

	10年 保証寸 法 d	熱膨張係数の差
S1- Al_2O_3	5 \square	$\Delta\alpha = \alpha Al_2O_3 - \alpha S1 = 5 \times 10^{-6}/^{\circ}C$ (7.5) (2.5)
Al_2O_3 -PB	5.5 \square	$\Delta\alpha = \alpha PB - \alpha Al_2O_3 = 4.5 \times 10^{-6}/^{\circ}C$ (12) (7.5)

表1は多層プリント基板(PB)に Al_2O_3 中継基板を使用した場合のCCBはんだバンプの耐熱疲労寿命10年を保证する最外周のバンプ間距離(d)を示したものである。従来のS1チップを多層プリント基板PBに直接CCB接続した場合の10年の寿命を保证する寸法(d)は2.5mmで、

ることから、 Al_2O_3 基板15と多層プリント基板18間のはんだの熱疲労寿命の安全率は高くなる。

一般に中継基板と多層プリント基板間の熱膨張係数の差はS1チップと中継基板間の熱膨張係数の差よりも小さくとることにより、後者の寿命が大になるように設計する。

第7図は本実施例により高密度実装した場合のヒートシンク構造を組合せたモジュール断面図である。

第7図(a)に於いて、6は取付枠、7は水冷取付枠、8は冷却水、9はH₂Oガス、10ははんだ封止部、11は多層プリント基板18の出力ピン、22は液体金属、23はベローズ、24はヒートシンク、25は取付ボルトであり、第5図と同一符号は同一物及び相当物を示す。

S1チップ1の発生した熱は大部分、液体金属22をつつんだベローズ23を介して、水冷された面と接したヒートシンク24に伝えられる。一部はCCBのはんだバンプ2を介して Al_2O_3 基板15に伝えられ、熱放散される。多層プリント基

板18はコネクタに差込むための出力ピン11がはんだ付されている。尚、第7図(b)に示す様にこのピン構造はピン固定棒28を設けて多層プリント基板の端子にはんだ27付した構造も可能である。

内部は不活性で熱伝導性の優れたHeガス9が封止されている。ペローズ23のばね強さははんだが圧縮力でクリープしない力に変形できる程度に設計されている。

第8図は Al_2O_3 基板15として、Siチップ1と同一寸法(A')およびSiチップ1より大きな寸法(A)を用いた場合の熱抵抗を比較するために、中心部(0-0')の温度を測定したもので、中継基板としての Al_2O_3 基板15を大きくすることは中継基板の表面積が大きくなり、熱放散性に優れた効果があることがわかる。

即ち、 Al_2O_3 基板の表面積を、Siチップの表面積より大きくとることにより、熱歪がより緩和される。

(実施例2)

表 2

	10年保証寸法d	熱膨張係数の差
Si-SiC	165°	$\Delta\alpha = \alpha_{SiC} - \alpha_{Si} = 1.5 \times 10^{-6}/^{\circ}C$ (4) (2.5)
SiC- Al_2O_3	7°	$\Delta\alpha = \alpha_{Al_2O_3} - \alpha_{SiC} = 3.5 \times 10^{-6}/^{\circ}C$ (7.5) (4)

SiC基板とほぼ等しい熱膨張係数を有する中継基板として、ムライト($3Al_2O_3 \cdot 2SiO_2$)にガラスを混入した基板(熱膨張係数 $5.0 \times 10^{-6}/^{\circ}C$)を使用すればdは10mmまで可能となる。

(実施例3)

多層プリント基板の材質としてガラスエポキシ材が一般的であるが、この他に、さらに低膨張率を有するケブラークロス、ケブラー・ガラスクロスのエポキシ樹脂、ポリイミド樹脂等の各種の組合せが可能である。ケブラー・ガラスクロスのエポキシ樹脂系多層プリント基板の熱膨張係数は $8 \times 10^{-6}/^{\circ}C$ と低く、中継基板として、SiC($\alpha_{SiC} = 4 \times 10^{-6}/^{\circ}C$)、もしくはムライト・ガラス基板($\alpha_{ムライト} = 5 \times 10^{-6}/^{\circ}C$)を使用する

特開昭59-996(4)

本実施例に於いては、第9図に示す様に、Siチップ1($\alpha_{Si} \approx 2.5 \times 10^{-6}/^{\circ}C$)の主表面に配置される複数の電極端子と、 Al_2O_3 基板150($\alpha_{Al_2O_3} \approx 7.5 \times 10^{-6}/^{\circ}C$)の主表面に配置される複数の電極端子とをはんだによつて接続する場合に、Siチップ1と Al_2O_3 基板150との間に、中継基板として熱膨張係数が両者の間にあるSiC基板200($\alpha_{SiC} \approx 4 \times 10^{-6}/^{\circ}C$)を設けている。

第1図に示す様な、Siチップ1と Al_2O_3 多層基板を直接CCB接続する従来例に於いては、10年間の寿命を保証するためには、Siチップの最外周はんだバンプ間距離最大5mmまでであったが、本実施例に於いては、SiC基板200によつて、熱歪が緩和されるので、表2に示す様にdは7mmまで可能となり、Siチップの大型化が更に図れる。

ことにより、計算速度も大で、かつ、大型CCB実装が可能となる。

以上述べた様に、本発明によれば、基板間の熱歪が緩和できる基板の接続構造を得ることができる。

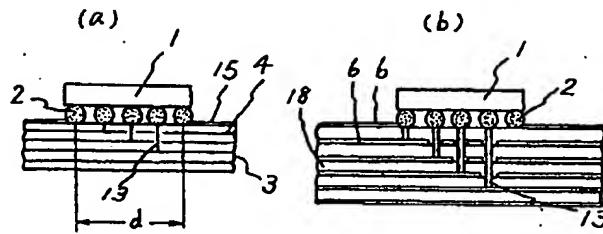
図面の簡単な説明

第1図は従来の基板の接続構造を示す断面図、第2図は本発明の第1の実施例に用いる Al_2O_3 基板の製造工程を示す図、第3図は本発明の第1の実施例に用いる Al_2O_3 基板のグリーンシートの断面図及び平面図、第4図は本発明の第1の実施例に用いる Al_2O_3 基板のスルーホール拡大断面図、第5図は本発明の第1の実施例を示す断面図、第6図は本発明の第1の実施例の効果の説明する図、第7図は本発明の第1の実施例を用いたモジュール断面図、第8図は本発明の第1の実施例の効果の説明する図、第9図は本発明の第2の実施例を示す図である。

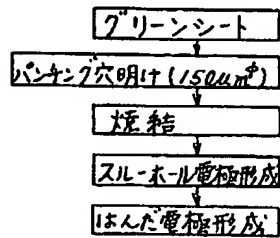
1...Siチップ、15... Al_2O_3 基板、18...多層プリント基板。

第 1 図

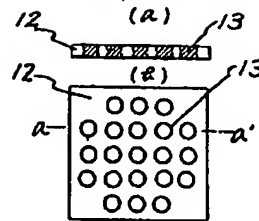
特開昭59-996 (5)



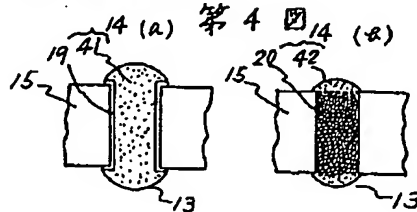
第 2 図



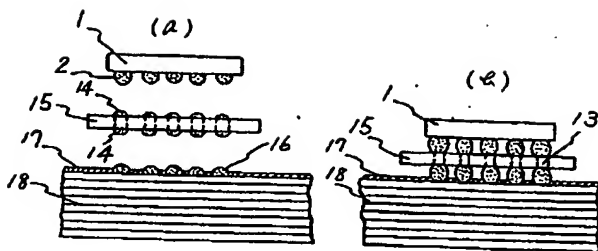
第 3 図



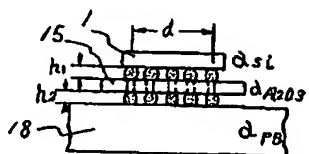
第 4 図



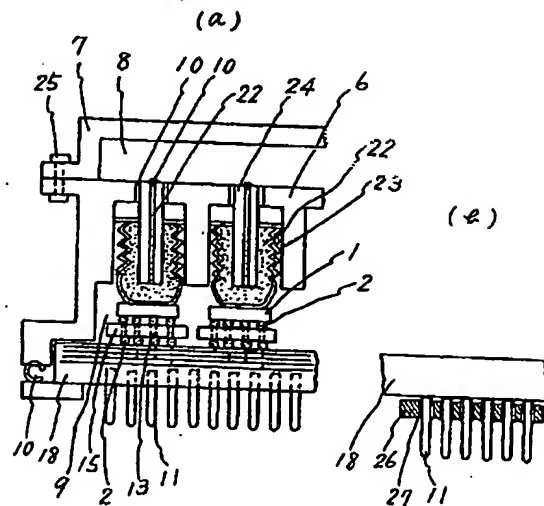
第 5 図



第 6 図



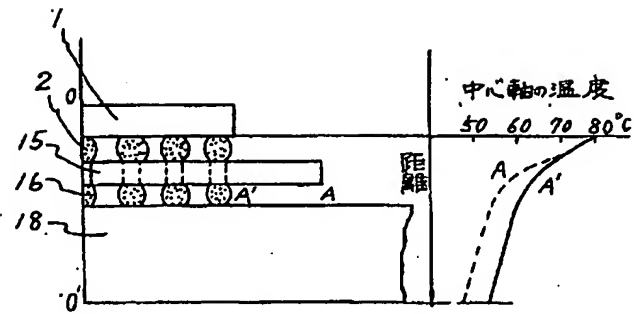
第 7 図



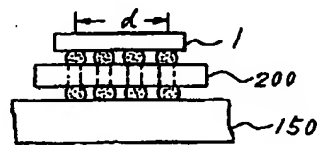
BEST AVAILABLE COPY

特開昭53-396 (6)

第 8 図



第 9 図



BEST AVAILABLE COPY

English translation of JP-A-59-996

Title of the Invention

Substrate connecting structure

Scope of the Claim for Patent

1. A substrate connecting structure in which a plurality of electrode terminals on one side arranged on the main surface of one substrate and a plurality of electrode terminals on the other hand arranged on the main surface of another substrate having a heat expansion coefficient larger than that of the one substrate are connected by way of metal materials so as to correspond respectively, wherein a relay substrate having a heat expansion coefficient larger than the heat expansion coefficient of the one substrate and smaller than the heat expansion coefficient of another substrate is disposed between the one substrate and another substrate, and the electrode terminals on one side and the electrode terminals on another side connected by way of a plurality of through holes formed in the relay substrate.
2. A substrate connecting structure according to claim 1, wherein the surface area of the relay substrate is larger than the surface area of the one substrate.
3. A substrate connecting structure according to claim

1 or 2, wherein the substrate on one the side is an Si tip and the substrate on another substrate is a multi-layered printed substrate, and the relay substrate is an Al_2O_3 substrate.

4. A substrate connecting structure according to claim 1 or 2, wherein the one substrate is an Si tip, another substrate is an Al_2O_3 substrate and the relay substrate is an SiC substrate.

Detailed Description of the Invention

The present invention concerns a substrate connecting structure and, particularly, it relates to a substrate connecting structure suitable for high density and high reliability.

As existent high density multi-tip mounting, there has been known a CCB method, for example, as shown in JP-B No. 43-28735 in which electrodes formed in plurality to an Si tip and terminal portions of a circuit substrate on one side for supporting the same are joined directly by soldering. The problem of this mounting method is that a thermal strain attributable to the difference of the heat expansion coefficient is caused between the Si tip and the support and since the thermal strain is moderated by the solder at the connection portion, the solder gradually suffers from fatigue leading to rupture. Accordingly, a circuit substrate having a heat expansion coefficient greatly different from that of an Si tip can not be used since the solder easily suffer from thermal fatigue.

Fig. 1(a) and (b) show an existent example, in which are shown an Si tip 1, a solder bump 2, an Al_2O_3 multi-layered plate 3, a W paste conductor 4 for the inner layer of the Al_2O_3 multi-layered substrate, a surface wiring conductor 5 formed by applying Ni plating by 2 to 3 μm to the W paste conductor, a through hole conductor 13, a

multi-layered printed substrate 18, and a Cu foil lead 6. Fig. 1(a) shows a general CCB mounting structure in which the Si tip 1 and the Al_2O_3 multi-layered substrate 3 are put to CCB bonding. In view of the difference of the heat expansion coefficient between Si and Al_2O_3 , the inter-solver bump distance d at the outermost circumference is allowed only up to about 5 mm in order to ensure the life for 10 years or more. Further, since only the W or Mo paste conductor can be used for the inner wiring conductor 4 of the Al_2O_3 multi-layered wiring substrate 3 because it has to be baked at a high temperature simultaneously with an Al_2O_3 green sheet, the dielectric constant is as high as from 8 to 10, which results in a bar for the high speed calculation. On the other hand, in a case of using a multi-layered print plate 18 of low dielectric constant instead of the Al_2O_3 multi-layered substrate in Fig. 1(a), since the Cu conductor 6 is made of an organic insulative layer, the dielectric constant is as low as from 3.5 to 4.5, which enables high speed calculation to improve the drawback in (a) above. However, since the heat expansion coefficient of the multi-layered printed board (glass epoxy) is as high as from 10 to $12 \times 10^{-6}/^\circ\text{C}$, the difference of the heat expansion coefficient relative to Si ($2.5 \times 10^{-6}/^\circ\text{C}$) increases to result in a drawback that the solder bump easily suffers from thermal leading to

fracture.

An object of the present invention is to eliminate the foregoing drawbacks and to provide a structure capable of keeping the mounting density and the reliability as usual and moderating thermal strain in a substrate structure involving different heat expansion coefficient.

A feature of the present invention for attaining the foregoing purpose is to dispose a relay substrate having an intermediate heat expansion coefficient between a pair of substrates between both of them thereby connecting electrode terminals of the pair of substrate to each other by way of through holes in the relay substrate.

The present invention is to be described specifically with reference to the drawings.

(Example 1)

Fig. 2 is a chart showing the steps of manufacturing an Al_2O_3 substrate as a relay substrate. The thickness of a sintered relay substrate is 0.5 mm, the diameter of a through hole is 150 μm , and the pitch is 250 μm .

Fig. 3(a), (b) are, respectively, a cross sectional view and a plan view in which apertures are formed by punching to a green sheet 12.

Solder bumps are formed each at a 250 μm pitch substantially over the entire surface of the Si tip. Accordingly, apertures in the green sheet of the relay

substrate are formed each at the 250 μm pitch so as to be through holes at the instance baked simultaneously.

A through hole electrode 14 is formed, as shown in Fig. 4(a) by forming a Cu conductor 19 by way of a photoresist and a chemical plating method to the inner wall of a through hole 13 and providing a solder electrode 41. The solder electrode 41 comprises Pb-5wt%Sn like the CCB soldering bump composition for the Si tip 1. The through hole conductor 14 may also be formed as shown in Fig. 4(b) by filling an Ag, Cu paste 20 by a printing method to an already sintered Al_2O_3 substrate by a printing method and then sintering the same at a low temperature and applying dip solder plating 42. Since the resistance value of the through hole conductor is small, it gives no effects on the calculation speed even in a case of mounting with the Ag, Cu paste,

Fig. 5(a) shows a state before connecting each of the substrates and Fig. 5(b) shows the state after connection in which are shown an Si tip 1, a solder 2 having a composition of Pb-5wt%Sn, an Al_2O_3 substrate 15 as a relay substrate, a solder 16 comprising a composition of Pb-60wt%Sn, a solder resist film 17, and a multi-layered printed substrate 18 comprising glass epoxy and Cu foil. In this case, the heat expansion coefficient $\alpha\text{-Si}$ for the Si tip 1 is about $2.5 \times 10^{-6}/^\circ\text{C}$, the heat expansion

coefficient $\alpha\text{-Al}_2\text{O}_3$ for the Al_2O_3 substrate 15 is about $7.5 \times 10^{-6}/^\circ\text{C}$ and the heat expansion coefficient for the multi-layered printed substrate 18 is about $12 \times 10^{-6}/^\circ\text{C}$.

At first, after connecting the Pb-5wt%Sn solder bump on the Si tip 1 and the Al_2O_3 substrate 15 by using a rosin type flux at a highest temperature of 33°C , the flux is cleaned by trichlene and acetone. On the other hand, a solder plating (or paste) 16 comprising a Pb-60wt%Sn composition is applied of the Cu foil electrode formed at a pitch of $250 \mu\text{m}$ over the surface layer on the multi-layered printed substrate 18 into a state kept planar for easy bonding, or a gas contained in the solder is released by re-melting and, simultaneously, a semi-spherical solder 16 is formed on the electrode of the substrate. The previously joined Si tip 1 and the Al_2O_3 substrate 15 are positioned to the multi-layered printed substrate 18 and then connected in a furnace with an atmosphere at 220°C . In this case, since the solder (Pb-5wt%Sn) connecting the Si tip 1 and the Al_2O_3 substrate 15 has a melting point of about 300°C , it is not melted.

Fig. 6 shows the inter-bump distance d at the outermost circumference for ensuring ten year's life when undergoing a thermal hysteresis between the highest temperature of 75°C and a room temperature of the Si tip 1 during operation under the cycle once per day for showing

the resistance to thermal fatigue property in this example.

The thermal fatigue life (Nf) of the solder bump can be determined by the following equations.

$$Nf = \frac{A}{\Delta \gamma^2} \quad \dots\dots(1)$$

$$\Delta \gamma_1 = \frac{d (\alpha_{Al_2O_3} - \alpha_{Si}) \Delta T}{h_1} \quad \dots\dots(2)$$

$$\Delta \gamma_2 = \frac{d (\alpha_{PB} - \alpha_{Al_2O_3}) \Delta T}{h_2} \quad \dots\dots(3)$$

It has been known that the thermal fatigue life (Nf) of the solder bump is in an inverse proportion to the square of shearing strain (γ). As shown in the equations (2), (3), the shearing strain (γ) is determined depending on the inter-bump distance (d) at the outermost circumference, the height of the soldering (h), the difference ($\Delta\alpha$) of the heat expansion coefficient between the substrates to be connected, the shape factor k, etc. The shearing strain (γ) is given according to the equation (2) between the Si tip 1 and the relay substrate 15 and according to the equation (3) between the relay substrate 15 and the multi-layered printed board 18 (PB).

Table 1

	10 year's life ensuring size d	Difference of heat expansion coefficient
Si-Al ₂ O ₃	5 [□]	$\Delta\alpha = \alpha_{Al_2O_3} - \alpha_{Si} = 5 \times 10^{-6}/^{\circ}C$ (7.5) (2.5)
Al ₂ O ₃ -PB	5.5 [□]	$\Delta\alpha = \alpha_{PB} - \alpha_{Al_2O_3} = 4.5 \times 10^{-6}/^{\circ}C$ (12) (7.5)

Table 1 shows the inter-bump distance (d) at the outermost circumference for ensuring the ten year's thermal fatigue resistance life of the CCB solder bump in a case of using the Al_2O_3 relay substrate for the multi-layered printed substrate (PB). The size (d) for ensuring the ten year's life is 2.5 mm in a case of connecting the existent Si tip to the multi-layered printed substrate PB by direct CCB connection, which is a structure that can not be used for a large-sized tip.

On the other hand, in this example, since the Al_2O_3 substrate 15 having a heat expansion coefficient between the Si tip 1 and the multi-printed substrate 18 ($\alpha_{\text{Si}} < \alpha_{\text{Al}_2\text{O}_3} < \alpha_{\text{PB}}$) is disposed between both of them, the solder less undergoes thermal fatigue and the thermal strain is moderated by the Al_2O_3 substrate 15. Accordingly, the inter-bump distance at the outermost circumference (d) of the Si tip can be increased up to 5 mm as shown in Table 1 and the size of the Si tip can be increased.

Further, since the Si tip 1 and the multi-layered printed substrate 18 is CCB connected by way of the through holes in the Al_2O_3 substrate 15, the mounting density is not lowered.

Further, since the multi-layered printed substrate 18 can be increased in view of density more easily compared with the case of the Al_2O_3 substrate and the cost

is decreased and, further, since the dielectric constant is lower, it is excellent in the calculation speed.

Further, while the multi-layered printed substrate 18 is a glass epoxy material in this example, since the expansion can be further lowered by incorporating a filler such as silica, the safety factor for the thermal fatigue life of the solder between the Al_2O_3 substrate 15 and the multi-layered printed substrate 18 is increased.

Generally, by making the difference of the heat expansion coefficient between the relay substrate and the multi-layered printed substrate smaller than the difference of the heat expansion coefficient between the Si tip and the relay substrate, it is designed such that the life of the latter is increased.

Fig. 7 is a cross sectional view of a module formed by a combination of a heat sink structure in a case of high density mounting according to this example.

In Fig. 7(a), are shown a mounting frame 6, a water cooled attaching frame 7, cooling water 8, He gas 9, a solder sealing portion 10, output pins 11 of a multi-layered printed board substrate 18, liquid metal 22, bellows 23, a heat sink 24, and an attaching bolt 25, in which identical reference numerals with those in Fig. 5 denote corresponding identical or corresponding components.

Most of the heat generated in the Si tip 1 is

transmitted by way of the bellows 23 including the liquid metal 22 to the heat sink 24 in contact with the water cooled surface. A portion of the heat is transmitted by way of the CCB solder bump 2 to the Al_2O_3 substrate 15 and dissipated. The multi-layered printed substrate 18 is soldered with the output pins 11 for insertion into a connector. As shown in Fig. 7(b), a structure in which a pin fixing frame 26 is disposed and secured by soldering 27 to the terminals of the multi-layered printed substrate is also possible for the pin structure.

The He gas 9 which is inert and excellent in the heat conductivity is sealed in the inside. The spring force of the bellows 23 is designed to such an extent that the solder can deform with a force not creeping by a compressive force.

In Fig. 8, for comparing the heat resistance between a case of using the Al_2O_3 substrate 15 having a size (A') identical with that of the Si tip 1 and the size (A) larger than that of the Si tip 1, a temperature is measured along the central portion (0 - 0'), and it can be seen that increase of the size of the Al_2O_3 substrate 15 as a relay substrate increases the surface area of the relay substrate to provide an excellent effect for the heat dissipation property.

That is, the thermal strain can be moderated more by

increasing the surface layer of the Al_2O_3 substrate to larger than the surface area of the Si tip.

(Example 2)

In this example, as shown in Fig. 9, in a case of connecting a plurality of electrode terminals arranged on the main surface of the Si tip 1 ($\alpha_{\text{Si}} \cong 2.5 \times 10^{-6}/^\circ\text{C}$) and a plurality of electrode terminals arranged on the main surface of the Al_2O_3 substrate 150 ($\alpha_{\text{Al}_2\text{O}_3} \cong 7.5 \times 10^{-6}/^\circ\text{C}$) by soldering, an SiC substrate 200 having a heat expansion coefficient between the Si tip 1 and the Al_2O_3 substrate 150 ($\alpha_{\text{SiC}} \cong 4 \times 10^{-6}/^\circ\text{C}$) is disposed as the relay substrate between both of them.

While the inter-solder bump distance at the outermost circumference of the Si tip was up to 5 mm at the maximum in order to ensure the ten year's life in the existent example of connecting the Si tip 1 and the Al_2O_3 multi-layered substrate by direct CCB as shown in Fig. 1, whereas since the thermal strain is moderated by the SiC substrate 200 in this example, d can be up to 7 mm as shown in Table 2 and the size of Si tip can be further increased.

Table 2

	10 year's life ensuring size d	Difference of heat expansion coefficient
Si-SiC	16.5 [□]	$\Delta\alpha = \alpha_{\text{SiC}} - \alpha_{\text{Si}} = 1.5 \times 10^{-6}/^\circ\text{C}$ (4) (2.5)
SiC- Al_2O_3	7 [□]	$\Delta\alpha = \alpha_{\text{Al}_2\text{O}_3} - \alpha_{\text{SiC}} = 3.5 \times 10^{-6}/^\circ\text{C}$ (7.5) (4)

In a case of using a substrate incorporated with glass in mullite ($3\text{Al}_2\text{O}_3 \cdot 2\text{SiO}_2$) (heat expansion coefficient : $5.0 \times 10^{-6}/^\circ\text{C}$) as the relay substrate having the heat expansion coefficient substantially equal with that of the SiC substrate d can be increased up to 10 mm.

(Example 3)

While the glass-epoxy materials are general as the material for the multi-layered printed substrate, various kinds of combinations having low expansion rate, for example, Kevlar cloth, Kevlar · glass cloth with epoxy resin, polyimide resin, etc are possible. The heat expansion coefficient of the epoxy resin multi-layered printed substrate of Kevlar · glass cloth is as low as $8 \times 10^{-6}/^\circ\text{C}$, and high calculation speed and mounting of large size CCB are possible by using SiC ($\alpha_{\text{SiC}} = 4 \times 10^{-6}/^\circ\text{C}$) or mullite · glass substrate ($\alpha_{\text{mullite}} = 5 \times 10^{-6}/^\circ\text{C}$) as the relay substrate.

As has been described above according to the present invention, a substrate connecting structure capable of moderating the thermal strain between the substrates can be obtained.

Brief Description of the Drawings

Fig. 1 is a cross sectional view showing an existent substrate connecting structure, Fig. 2 is a view showing the steps of manufacturing an Al_2O_3 substrate used in the first example of the invention, Fig. 3 shows a cross sectional view and a plan view of a green sheet for an Al_2O_3 substrate used in the first example of the invention, Fig. 4 is an enlarged cross sectional view for a through hole in the Al_2O_3 substrate used in the first example of the invention, Fig. 5 is a cross sectional view showing the first example of the invention, Fig. 6 is a view explaining the effect of the first example of the invention, Fig. 7 is a cross sectional view for a module using the first example of the invention, Fig. 8 is a view explaining the effect of the first example of the invention, and Fig. 9 is a view showing a second example of the invention.

- 1 Si tip
- 15 Al_2O_3 substrate
- 18 multi-layered printed substrate

Fig. 1

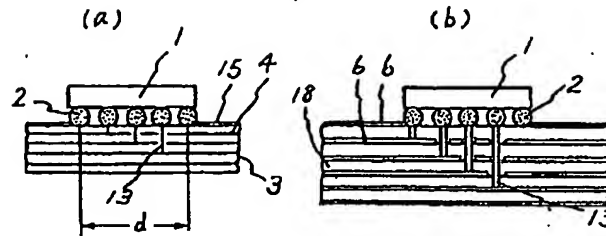


Fig. 2

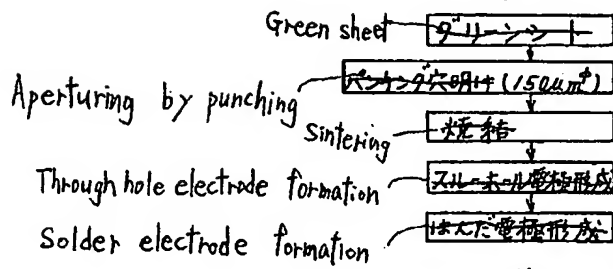


Fig. 3

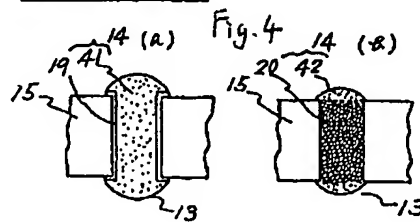
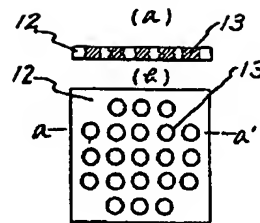


Fig. 5

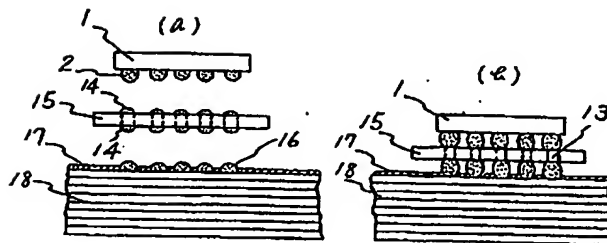


Fig. 6

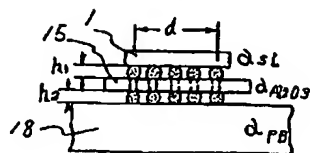
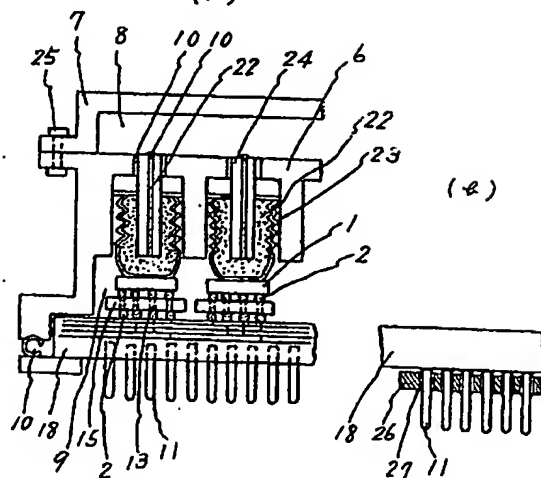


Fig. 7



BEST AVAILABLE COPY

Fig. 8

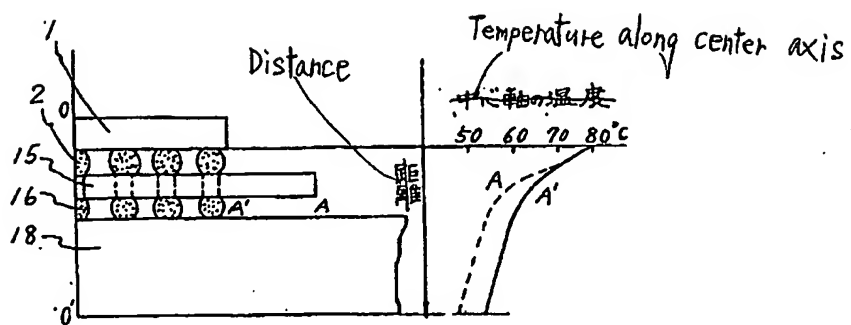
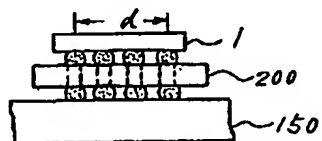


Fig. 9



BEST AVAILABLE COPY